

9. INVERSORES E RETIFICADORES DE CORRENTE COM COMUTAÇÃO SUAVE

O estudo que se segue se aplica aos inversores de corrente (aqueles que tem como entrada uma fonte de corrente CC) e aos retificadores com saída em corrente. Os circuitos para a realização de comutação suave empregados em ambas aplicações são, na maioria das vezes, os mesmos. Eventualmente um mesmo circuito pode permitir a realização de comutação suave em ambas as pontes (retificador/inversor) quando conectadas num arranjo CA/CC/CA.

Tipicamente os inversores de corrente são aplicados no acionamento de grandes máquinas de corrente alternada, especialmente as de construção mais antiga, cuja isolação não suporta os elevados dv/dt produzidos por inversores de tensão. Devido à alta potência, em geral se faz uso de GTOs.

Como características desejáveis para estes circuitos de comutação suave podem-se citar:

- Mínimo número de componentes adicionais, especialmente os ativos;
- Comutação suave de todos os interruptores;
- Independência da corrente de saída e da tensão de entrada;
- Funcionamento em MLP;
- Mínima sobre-tensão em relação a um conversor MLP convencional.

9.1 Retificador/Inversor com Link CC ressonante em série

O circuito mostrado na figura 9.1. é o de um arranjo de retificador e inversor, intermediado por um circuito ressonante que permite a comutação sob corrente nula dos interruptores.

De maneira análoga ao que foi apresentado para os inversores de tensão com link ressonante, o objetivo aqui é produzir uma corrente pelos interruptores das pontes que se anule periodicamente, de modo que ocorram comutações não dissipativas.

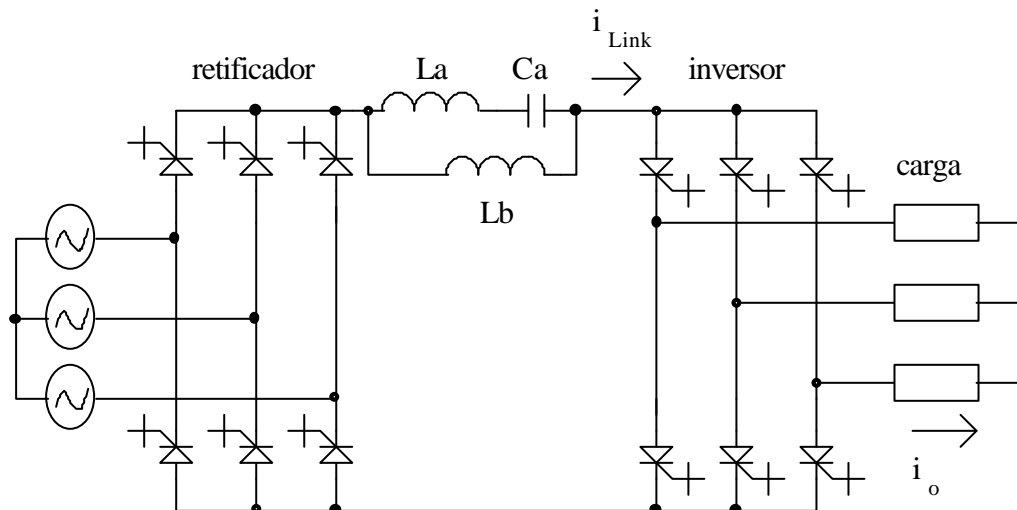


Figura 9.1. Retificador e inversor com link CC ressonante série

Como o desligamento se dá sob corrente nula é possível, em princípio, o uso de tiristores. Caso se deseje uma frequência mais elevada no link deve-se utilizar GTOs, uma vez que sua comutação, além de mais rápida, pode ser auxiliada por uma adequada corrente de gate.

A figura 9.2. mostra a forma da corrente sintetizada sobre a carga. O método de controle é o de Modulação por Densidade de Pulsos - MDP.

A presença do indutor L_b permite um ajuste no nível contínuo presente na corrente i_{link} , uma vez que a corrente média pelo ramo LC é nula.

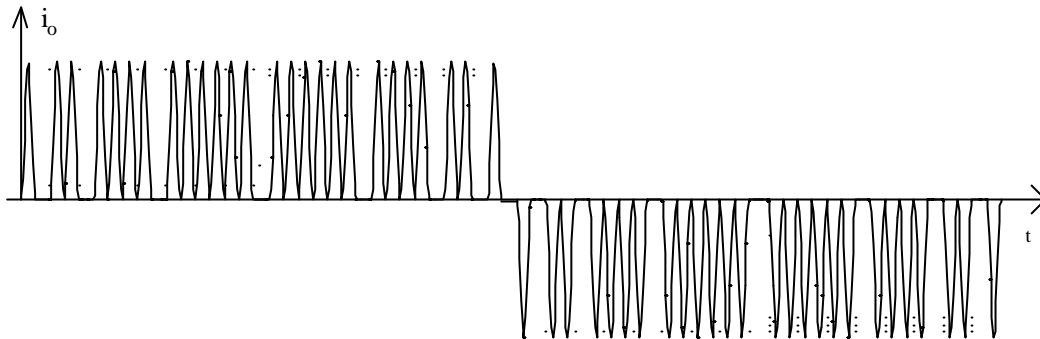


Figura 9.2. Corrente de saída do inversor com controle MDP.

9.2 Inversores/Retificadores MLP com comutação ZCS

A operação em MLP pode ser obtida, não mais utilizando um link ressonante, mas com um circuito auxiliar que garanta condições de comutação suave para os interruptores.

A figura 9.3. mostra um retificador com saída em corrente empregando um circuito para comutação dos GTOs sob corrente nula. Um circuito análogo, apenas com a inversão na polaridade do circuito auxiliar pode ser usado para inversores.

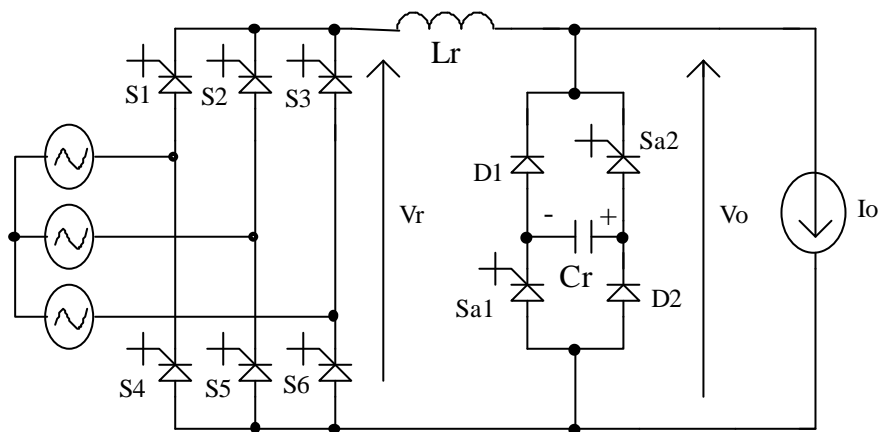


Figura 9.3. Retificador/Inversor com circuito auxiliar para comutação ZCS

Foram adicionados ao circuito básico 2 interruptores, 2 diodos e um conjunto ressonante, L_r / C_r .

A limitação deste circuito, mas que também está presente em praticamente todas soluções deste tipo, é a exigência de uma mínima corrente de carga para garantir a comutação suave.

A figura 9.4. mostra as formas de onda sobre o capacitor ressonante, os sinais de comando de alguns interruptores e a forma da tensão de saída, V_o . Note-se a presença dos picos de tensão na saída, e de significativa sobre-tensão, o que também são características deste tipo de solução. A figura 9.5 mostra um detalhe da comutação.

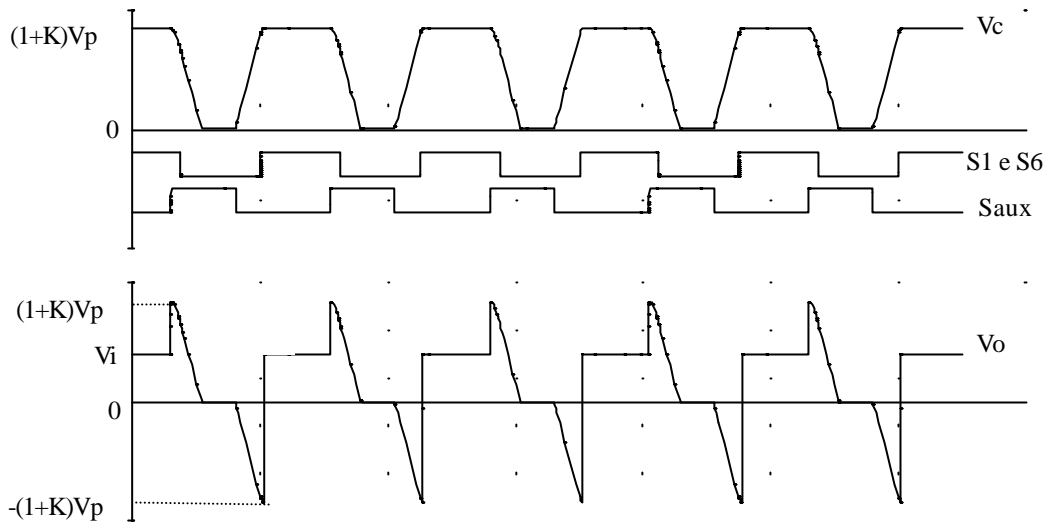


Figura 9.4. Formas de onda da tensão no capacitor, dos sinais de comando e da tensão de saída

9.2.1 Princípio de funcionamento

A idéia básica é que o circuito auxiliar desvie a corrente de saída (suposta constante) nos momentos das comutações dos GTOs, de modo que estas ocorram sempre sob corrente nula.

Seja V_p a máxima tensão instantânea entre fases. O capacitor C_r está inicialmente carregado com uma tensão maior do que V_p , de modo que sempre seja possível polarizar reversamente os GTOs.

Consideremos que as tensões de entrada estão numa situação em que os interruptores S_1 e S_6 devam conduzir. Como a entrada do retificador tem característica de fonte de tensão, apenas 1 interruptor de cada semi-ponte pode conduzir a cada intervalo.

Inicialmente S_1 e S_6 estão conduzindo. Por eles circula a corrente de saída. A tensão V_o é igual a V_i , ou seja, ao valor instantâneo da tensão presente entre as fases conectadas a S_1 e S_6 . Sobre C_r tem-se uma tensão $(1+K).V_p$, com K positivo.

Em t_0 as chaves auxiliares são ligadas. A tensão de saída cresce instantaneamente para $(1+K).V_p$. Inicia-se uma ressonância entre L_r e C_r . A corrente de saída começa a circular pelo circuito auxiliar, diminuindo a corrente fornecida pela ponte retificadora. Em t_1 a corrente por S_1 e S_6 se anula e eles desligam. O sinal de gate deve ser retirado após este instante.

Entre t_1 e t_2 ocorre a descarga do capacitor C_r , a corrente constante. Quando a tensão se anula, os diodos D_1 e D_2 ficam diretamente polarizados e entram em condução.

Entre t_2 e t_3 conduzem S_{a1} , S_{a2} , D_1 e D_2 , de modo que C_r permanece com tensão nula e a corrente de carga é dividida pelos 2 ramos do circuito auxiliar.

Em t_3 as chaves auxiliares são abertas (sob tensão nula) e o capacitor começa a se carregar. Embora a polaridade da tensão sobre C_r não se altere, a tensão vista na saída se inverte, surgindo um pico negativo. A tensão cresce linearmente até que, em t_4 , S_1 e S_6 são ligados novamente. O intervalo entre t_3 e t_4 deve ser tal que permita ao capacitor recuperar a tensão $(1+K).V_p$.

A entrada em condução dos interruptores da ponte é sob corrente nula. Inicia-se uma ressonância entre L_r e C_r a qual se conclui quando por L_r circula a totalidade da corrente de saída, em t_5 . Neste instante a corrente pelos diodos D_1 e D_2 é nula e eles desligam. A tensão de saída volta a assumir o valor da tensão presente na entrada do retificador.

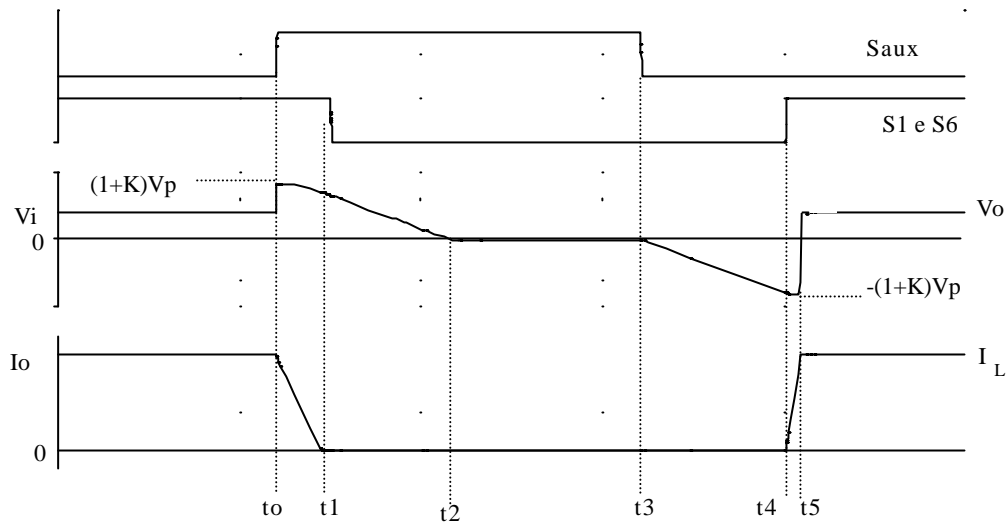


Figura 9.5. Detalhe de chaveamento

9.2.2 Dimensionamento dos componentes

Seja Z_o a impedância do circuito ressonante:

$$Z_o = \sqrt{\frac{L_r}{C_r}} \quad (9.1)$$

Para que a corrente absorvida da ponte se anule em t_1 é necessário que a corrente desviada pelo capacitor seja maior do que a corrente de carga:

$$\frac{(1+K) \cdot V_p - V_i}{Z_o} > I_o \quad (9.2)$$

No caso limite em que a tensão de entrada é máxima tem-se:

$$\frac{K \cdot V_p}{Z_o} > I_o \quad (9.3)$$

O valor do capacitor deve garantir um dv/dt menor do que o máximo estabelecido para os interruptores:

$$C_r > \frac{I_{o_{max}}}{\left(\frac{dv}{dt}\right)_{MAX}} \quad (9.4)$$

Já o indutor deve limitar o di/dt máximo:

$$L_r > \frac{(1+K) \cdot V_p + V_p}{\left(\frac{di}{dt}\right)_{MAX}} \quad (9.5)$$

Uma outra condição que deve ser atendida é que os interruptores da ponte devem ser desligados quando toda a corrente de saída estiver fluindo pelo capacitor (ou seja, após t_1) mas antes que a tensão v_C caia abaixo de V_i , o que levaria novamente a haver corrente pela ponte. Seja T_{off} o tempo necessário para o efetivo desligamento das chaves da ponte:

$$C_r \geq \frac{I_{o_{max}} \cdot T_{off}}{K \cdot V_p} \tag{9.6}$$

Para assegurar um desligamento sob tensão nula para as chaves auxiliares, deve-se assegurar que C_r tenha se descarregado totalmente durante o intervalo entre t_1 e t_2 . Assim, define-se um mínimo tempo que estes interruptores devem permanecer em condução, que é aproximadamente igual ao intervalo (t_2-t_1) . Para correntes de saída pequenas este intervalo pode tornar-se excessivamente longo:

$$(t_2 - t_1)_{min} = \frac{C_r \cdot (1 + K) \cdot V_p}{I_{o_{min}}} \tag{9.7}$$

9.3 Inversores/Retificadores MLP com comutação ZVS

O circuito mostrado na figura 9.6. coloca os elementos ressonantes em paralelo com a ponte, de modo que a corrente de saída não circula continuamente pela indutância, como ocorre no circuito anterior. Além disso o circuito apresenta pequena dependência da corrente de carga, permitindo seu uso numa larga faixa de variação da corrente de saída.

O desligamento dos interruptores é sempre ZVS por causa dos capacitores de “snubber”. A entrada em condução é também do tipo ZVS.

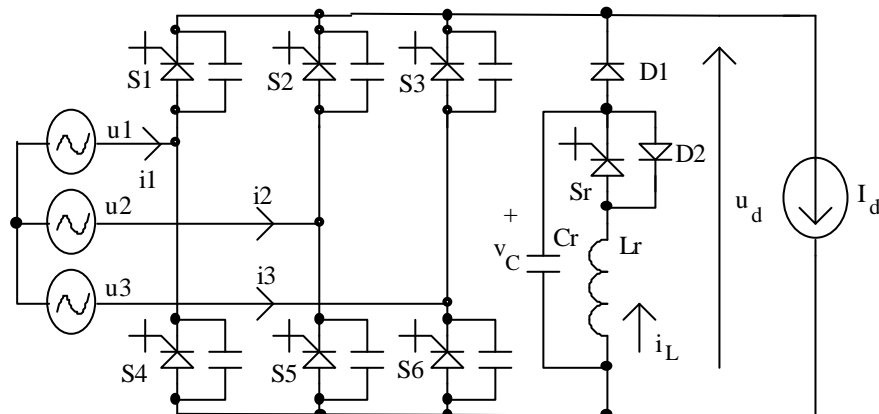


Figura 9.6. Topologia do conversor operando como retificador com saída em corrente

O retificador é controlado por MLP. No caso das formas de onda mostradas na seqüência, utiliza-se uma estratégia MLP que permite a síntese de uma corrente senoidal de entrada ao mesmo tempo que fornece a tensão média desejada na saída. A tensão de saída do retificador apresenta-se com 3 níveis. A corrente de entrada do retificador é uma seqüência de pulsos de amplitude I_i na frequência de chaveamento. A forma senoidal é obtida após uma adequada filtragem.

Transições de uma tensão mais alta para uma menor ocorrem naturalmente de maneira suave, uma vez que o GTO que entra em condução se encontra reversamente polarizado, sendo necessário que antes de sua efetiva entrada em condução o respectivo capacitor se descarregue.

Consideremos o intervalo τ indicado na figura 9.7., no qual a tensão u_{i1} é positiva e a maior em módulo.

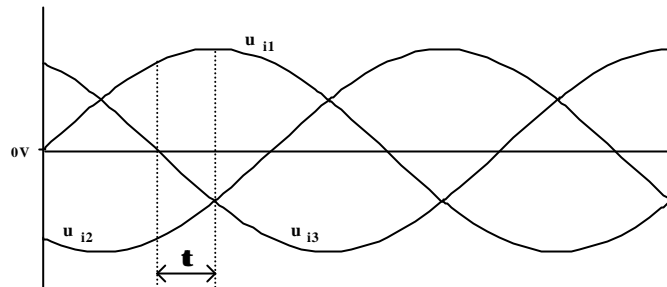


Figura 9.7. Tensões de entrada do retificador

A figura 9.8. mostra a forma da tensão de saída, u_d , durante este intervalo. O ciclo de trabalho, nesta simulação, foi feito constante por facilidade. Note-se a existência de corrente pelas 3 fases em cada período de chaveamento. O pico negativo presente na tensão de saída tem amplitude pouco superior à máxima tensão entre fases, bem como a sobre-tensão positiva.

A figura 9.9. mostra os sinais de comando para os interruptores e um detalhe da tensão de saída durante um período de chaveamento.

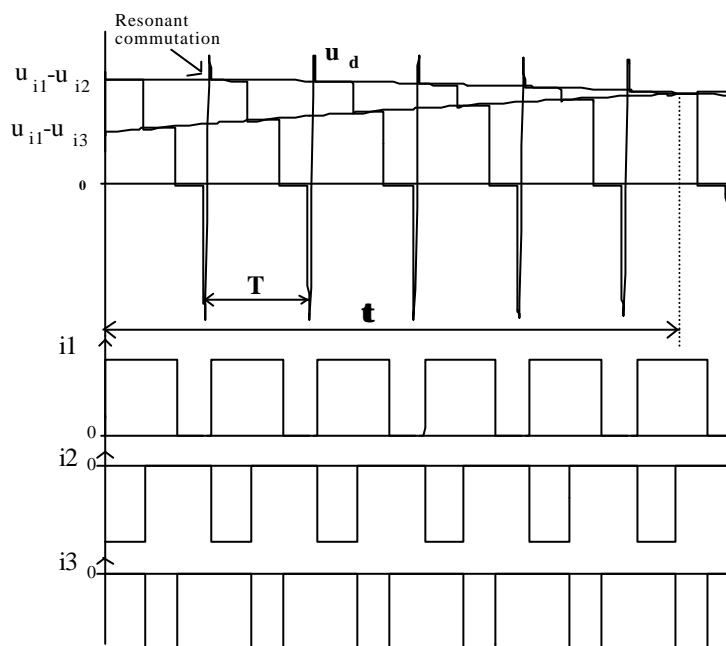


Figura 9.8. Tensão de saída e correntes de entrada durante o intervalo τ .

Consideremos a situação mostrada nas figuras 9.8. e 9.9. em que conduzem inicialmente S1 e S5. A tensão na saída é a máxima tensão de linha de entrada ($u_{i1}-u_{i2}$). Quando S5 for desligado, S6 deve entrar em condução. Como u_{i2} está mais negativa que u_{i3} , o GTO relativo a S6 está com seu terminal de anodo mais negativo do que o terminal de catodo, ou seja, está reversamente polarizado. A presença de um sinal de gate não o leva à condução. O que ocorre com o

desligamento de S5 é que o capacitor C6 se descarrega (enquanto C5 se carrega) com a passagem da corrente de saída até que, ao zerar sua tensão, permite a efetiva entrada em condução de S6.

O mesmo comportamento ocorre quando S6 é desligado e S4 deve conduzir, realizando o intervalo de livre-circulação.

Ou seja, transições de uma tensão maior para uma menor produzem naturalmente comutações suaves. O problema está na transição inversa, ou seja, na passagem para uma tensão mais alta. Esta passagem se faz com o auxílio do circuito auxiliar, como descrito a seguir.

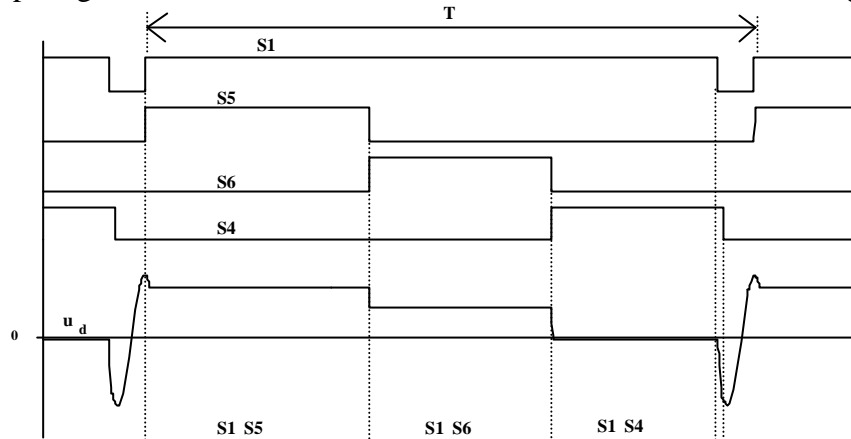


Figura 9.9. Sinais de comando dos interruptores e tensão de saída durante período de chaveamento.

Consideremos as formas de onda mostradas na figura 9.10. e que se referem ao final do intervalo de livre-circulação mostrado na figura 9.9.

Consideremos, por facilidade, que a corrente de saída, I_d , seja constante; que a tensão de saída seja positiva e que o capacitor ressonante, C_r , esteja pré-carregado com uma tensão negativa $u_c(0)$. S1 e S4 estão conduzindo para $t < T_0$.

O processo de desligamento se inicia com a comutação de S1 em T_0 . Neste momento, as tensões sobre S5 e S6 são negativas, iguais à tensão de linha. A fim de inibir o aumento desnecessário destas tensões, S4 é mantido em condução até que se inicie o intervalo ressonante.

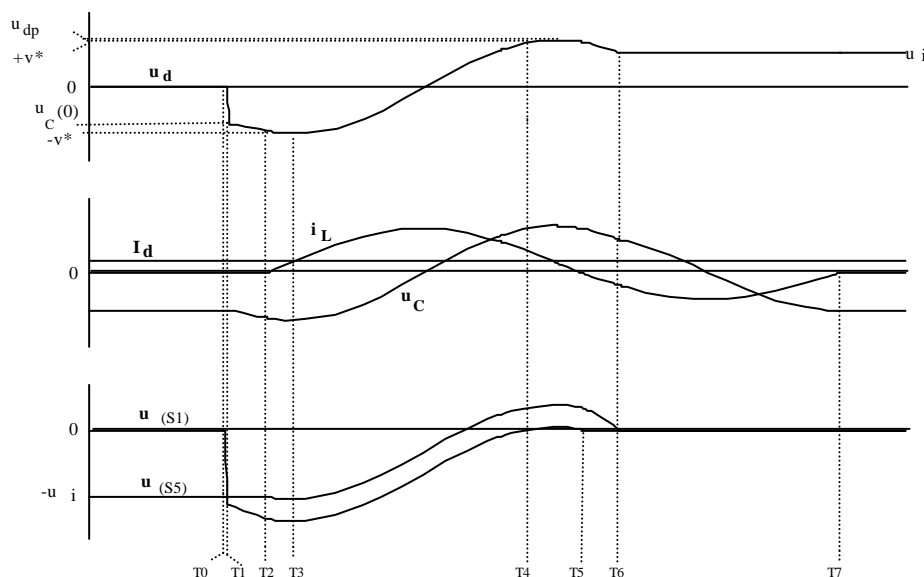


Figura 9.10. Formas de onda durante a comutação ressonante.

A comutação segue os seguintes intervalos:

Intervalo T0-T1 (Figura 9.11.a):

A corrente de carga I_d começa a fluir através dos capacitores de snubber C1, C2 e C3, produzindo uma redução linear na tensão u_d e nas tensões sobre as respectivas chaves.

Intervalo T1-T2 (Figura 9.11.b.)

O diodo D1 começa a conduzir quando a tensão u_d se iguala à tensão presente no capacitor ressonante, $u_c(0)$. Note (fig. 9.10) que u_c é negativa. Como C_r é muito maior do que os capacitores de snubber, a taxa de crescimento da tensão de saída diminui. Uma tensão de limiar, v^* , com valor adequado é ajustada com o objetivo de permitir, com a ocorrência da ressonância, a contra-polarização dos GTOs que devem entrar em condução no início do próximo ciclo. Quando a tensão de saída atinge esta tensão, em T2, S4 é aberta e Sr entra em condução, iniciando, de fato, a ressonância.

Como a diferença entre a tensão inicial em C_r e a tensão de limiar é pequena, o intervalo (T2-T1) é suficientemente curto, mesmo para baixas correntes de carga.

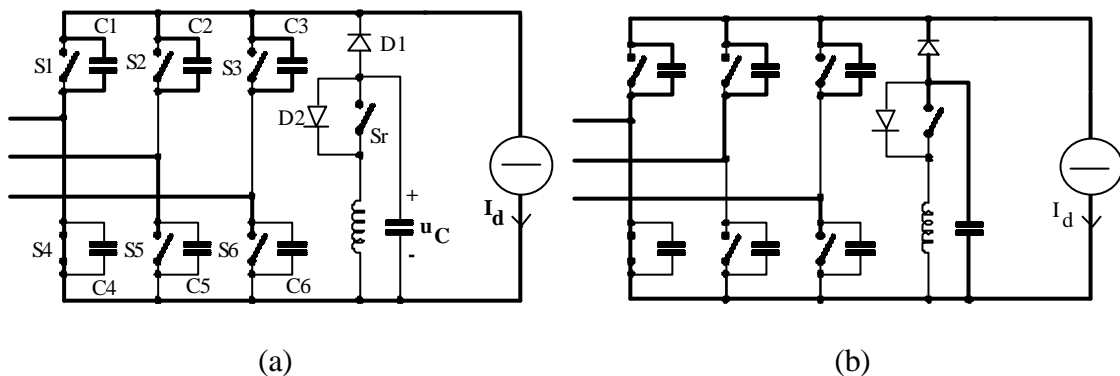


Figura 9.11. Configuração do circuito nos intervalos (T0-T1) e (T1-T2)

Intervalo T2 a T4 (Figura 9.12.a.)

Enquanto a corrente por L_r não atinge a corrente I_d , a tensão no capacitor continua a diminuir. O pico negativo acontece em T3. A tensão começa a crescer. Em T4 ambos interruptores que devem entrar em condução (S1 e S5) encontram-se reversamente polarizados e podem receber o sinal de acionamento.

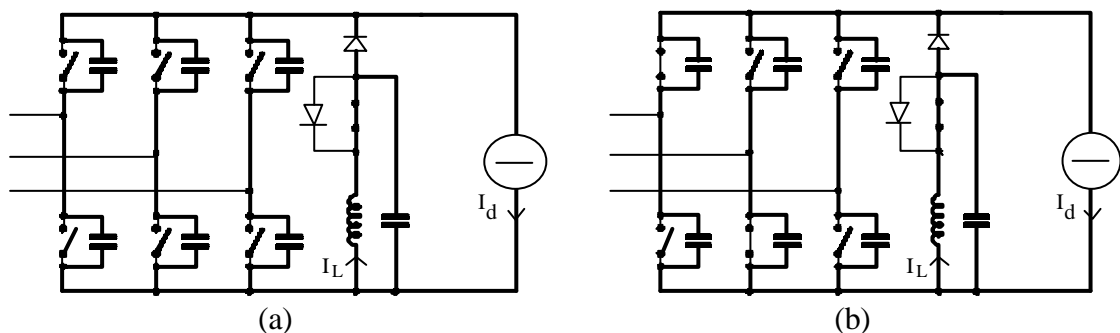


Figura 9.12. Configuração do circuito nos intervalos (T2-T4) e (T4-T5)

Intervalo T4 a T5 (Figura 9.12.b.)

Durante este intervalo, com ambos interruptores reversamente polarizados, envia-se o sinal de acionamento. Assim que os respectivos capacitores descarregarem, os GTOs entram em condução. No exemplo, S1 o fará em T5 e S5 em T6.

Intervalo T5-T6 (Figura 9.13.a.)

Quando i_L se torna negativa, a oscilação ressonante continua devido à presença do diodo D2. Em T6 a tensão u_C se torna menor do que a tensão entre fases de modo que D1 deixa de conduzir. O comportamento da ressonância se altera ligeiramente uma vez que os capacitores de snubber deixam de participar dela. Em T5 a chave S1 entra efetivamente em condução, enquanto S5 só o fará em T6.

Intervalo T6-T7 (Figura 9.13.b.)

A corrente da carga flui por S1 e S5. A ressonância continua até que i_L se anule. Neste instante a tensão u_C é negativa, recuperando a tensão inicial. Completa-se assim o ciclo.

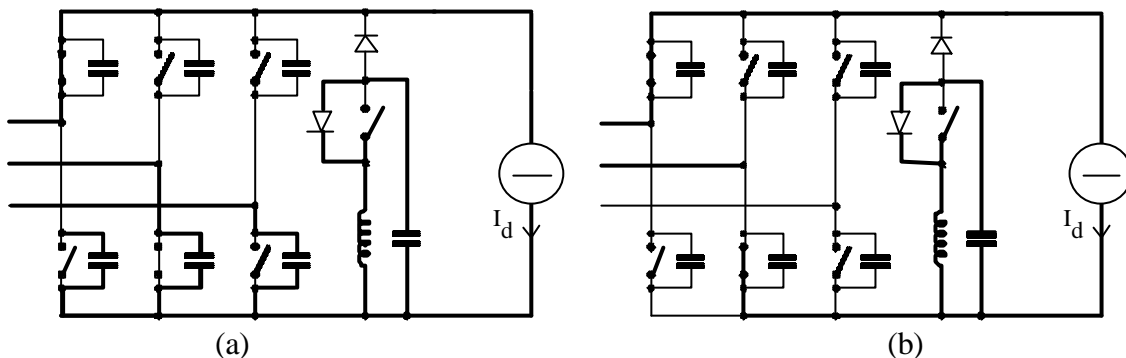


Figura 9.13. Configuração do circuito nos intervalos (T5-T6) e (T6-T7)

9.3.1 Dimensionamento dos componentes

Para que, na ressonância, ocorra a polarização reversa dos interruptores a tensão de limiar deve obedecer a:

$$|v^*| \geq U \tag{9.8}$$

onde U é o valor de pico da tensão entre fases da entrada.

Os elementos do circuito ressonante são calculados a partir dos seguintes parâmetros :

- Máxima corrente de carga, I_{dMax}
- Mínima corrente de carga que permita comutação suave, I_{dmin}
- Máxima sobre-tensão na saída, u_{dMax}
- Mínimo intervalo de polarização reversa das chaves que devem entrar em condução,

$$\Delta t_d = T5-T4 \tag{9.9}$$

Esta última condição é determinada em função do atraso previsto para o acionamento dos GTOs devido ao processamento do sinal de comando.

O valor do pico de tensão na saída é dado por:

$$u_{dp} = \sqrt{v^{*2} + (Z_o \cdot I_d)^2} \tag{9.10}$$

Vamos definir algumas variáveis auxiliares:

- Impedância ressonante:

$$Z_o = \sqrt{\frac{L_r}{C_e}} \quad (9.11)$$

- Capacitância equivalente:

$$C_e = C_r + \frac{3}{2}C_s \quad (9.12)$$

Os capacitores de snubber são calculados considerando o máximo dv/dt dos GTOs.

- Frequência de ressonância:

$$\omega_o = \frac{1}{\sqrt{L_r \cdot C_e}} \quad (9.13)$$

- Sobre-tensão com mínima corrente de saída:

$$\gamma_m = \frac{u_{dp}(I_{d \min})}{U} \quad (9.14)$$

- Sobre-tensão com máxima corrente de saída:

$$\gamma_M = \frac{u_{dp}(I_{d \max})}{U} \quad (9.15)$$

O valor de Z_o é calculado considerando $v^*=U$:

$$Z_o = \frac{U}{I_{d \max}} \sqrt{\gamma_M^2 - 1} \quad (9.16)$$

Pode-se então calcular γ_m e determinar uma frequência de ressonância que satisfaça à eq. (9.9).

$$\omega_o = \frac{\pi - 2 \cdot \arcsin\left(\frac{1}{\gamma_m}\right)}{\Delta t_d} \quad (9.17)$$

Conhecidos Z_o e ω_o determinam-se os elementos do circuito ressonante.

As figuras 9.14 e 9.15 mostram resultados experimentais deste circuito, confirmando as análises anteriores.

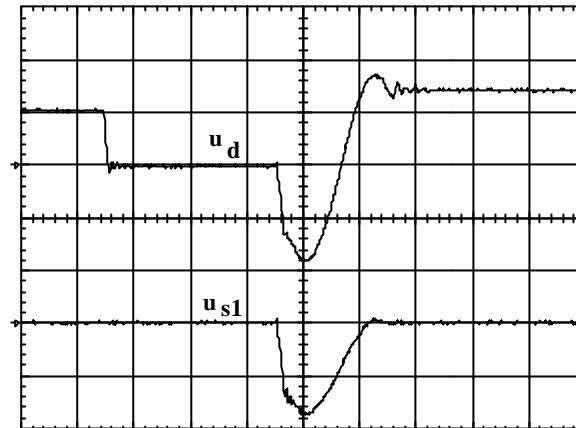


Figura 9.14. Tensão na saída e sobre S1 (100 V/div) Horiz.:(10 μ s/div)

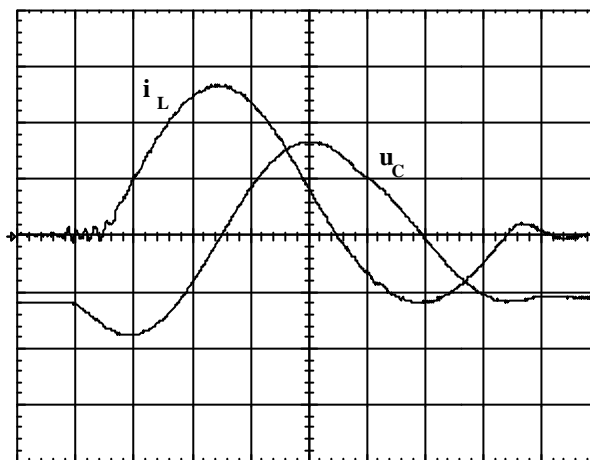


Figura 9.15 Corrente no indutor L_T (10 A/div), tensão no capacitor C_T (100V/div)
Horiz.: 4 μ s/div

9.3.2 Funcionamento do circuito como inversor

A figura 9.16. mostra as alterações necessárias para o uso do circuito proposto em um inversor de corrente.

A figura 9.17. mostra as formas de onda da tensão de entrada do inversor, u_d , bem como os sinais de acionamento dos interruptores que atuam num dado intervalo, no qual a tensão é negativa, significando um fluxo de potência do motor para a fonte.

Note-se que agora as transições que naturalmente são não-dissipativas são aquelas de uma tensão menor para uma maior, com o circuito auxiliar atuando na transição da tensão máxima para a mínima.

9.4 Referências Bibliográficas

Y. Murai and T. A. Lipo: "High-Frequency Series Resonant DC Link Power Conversion". Proc. of IEEE-IAS Annual Meet., 1988, pp. 772-779.

G. Moschopoulos and G. Joos: "A Novel Soft-Switched PWM Current Source Rectifier/Inverter". Proc. of PESC '94, Taiwan, June 1994, pp. 978-984.

J. A. Pomílio, L. Rossetto, P. Tenti and P. Tomasin: "Performance Improvement of Soft-Switched PWM Rectifier with Inductive Load". IEEE Trans. on Power Electronics, January 1997.

D. Ciscato, L. Malesani, L. Rossetto, P. Tenti, G.L. Basile, M. Pasti and F. Voelker: "PWM Rectifier with Low DC Voltage Ripple for Magnet Supply". IEEE Trans. On Industry Applications, vol. 28, no. 2, March/April 1992, pp. 414-420

S. Buso, L. Rossetto, P. Tenti, P. Tomasin and J. A. Pomílio: "Soft-Switched Current-Fed PWM Inverter with Space Vector Modulation". Proc. of IEEE-IAS Annual Meeting, 1994.

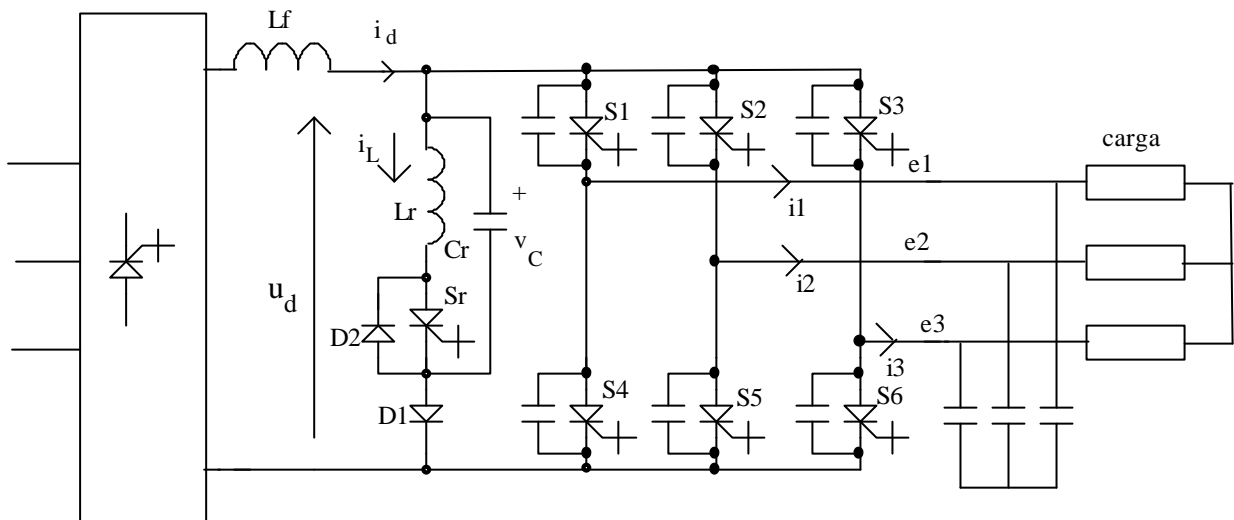


Figura 9.16. Inversor de corrente com circuito auxiliar para comutação ZVS

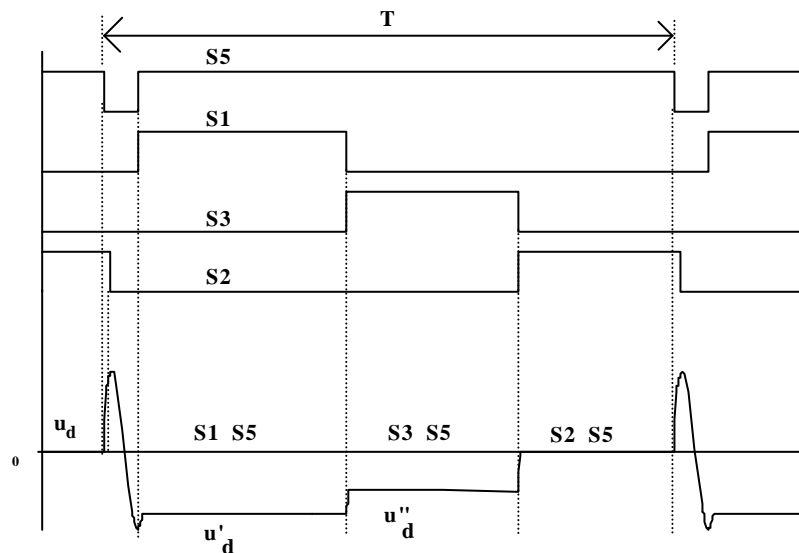


Figura 9.17. Formas de onda dos sinais de comando e da tensão de entrada do inversor, numa situação de fluxo de potência da carga para o retificador.

9.	INVERSORES E RETIFICADORES DE CORRENTE COM COMUTAÇÃO SUAVE..	9-1
9.1	RETIFICADOR/INVERSOR COM LINK CC RESSONANTE EM SÉRIE.....	9-1
9.2	INVERSORES/RETIFICADORES MLP COM COMUTAÇÃO ZCS.....	9-2
9.2.1	<i>Princípio de funcionamento.....</i>	9-3
9.2.2	<i>Dimensionamento dos componentes.....</i>	9-4
9.3	INVERSORES/RETIFICADORES MLP COM COMUTAÇÃO ZVS.....	9-5
9.3.1	<i>Dimensionamento dos componentes.....</i>	9-9
9.3.2	<i>Funcionamento do circuito como inversor.....</i>	9-11
9.4	REFERÊNCIAS BIBLIOGRÁFICAS.....	9-11